

JP2001326279 A

SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

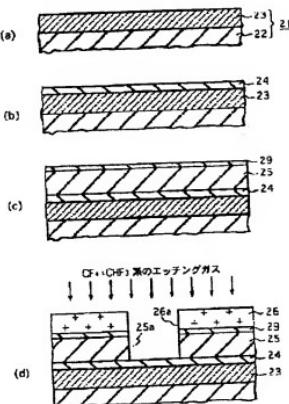
CANON SALES CO INC HANDOTAI PROCESS KENKYUSHO KK

Inventor(s): IKAKURA HIROSHI ; SUZUKI TOMOMI ; YAMAMOTO YOICHI ; KOTAKE YUICHIRO ; SHIOTANI YOSHIMI ; OHIRA KOICHI ; MAEDA KAZUO

Application No. 2000146242 JP2000146242 JP, Filed 20000518, A1 Published 20011122 Published 20011122

Abstract: PROBLEM TO BE SOLVED: To reduce a leakage current between copper wirings sandwiching an interlayer insulating film while preventing releasing of the insulating film when the insulating film made of multilayer insulating films each having a low dielectric constant is formed between the wirings.

SOLUTION: A method for manufacturing a semiconductor device comprises the step of forming the interlayer insulating film having a low dielectric constant on a substrate 21 in which a copper wiring 23 is exposed on its surface. In this case, the insulating film is formed of the multilayer insulating films. An insulating film 24 contacted with the wiring 23 of the multilayer insulating films is formed by generating a plasma in a film forming gas containing an alkyl compound having a siloxane bond and any one oxygen-containing gas of an N₂O, H₂O or CO₂ regulated at its flow rate equal to or smaller than that of the alkyl compound and reacting the gas.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号
特開2001-326279
(P2001-326279A)

(43)公開日 平成13年11月22日(2001.11.22)

(51)IntCl. ⁷ H 0 1 L 21/768 21/316 21/3205	識別記号 P I H 0 1 L 21/316 21/90 21/88	テレコード(参考) X 5 F 0 3 3 M 5 F 0 5 8 M
--	---	--

審査請求 有 請求項の数 8 O L (全 11 頁)

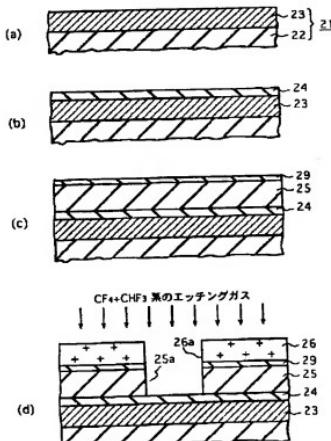
(21)出願番号 特願2000-146242(P2000-146242)	(71)出願人 390002761 キヤノン販売株式会社 東京都港区三田 3丁目11番28号
(22)出願日 平成12年5月18日(2000.5.18)	(71)出願人 391007873 株式会社半導体プロセス研究所 東京都港区港南 2-13-29
	(72)発明者 猪鹿倉 博志 東京都港区三田 3-11-28 キヤノン販売 株式会社内
	(74)代理人 100091672 弁理士 岡本 啓三
	最終頁に続く

(54)【発明の名称】 半導体装置及びその製造方法

(57)【要約】

【課題】 銅配線間に低誘電率を有する多層の絶縁膜からなる層間絶縁膜を形成したときに、層間絶縁膜の剥がれを防止しつつ、層間絶縁膜を挟む銅配線間のリーク電流を小さくする。

【解決手段】 表面に銅配線23が露出した基板21上に低誘電率を有する層間絶縁膜を形成する半導体装置の製造方法において、層間絶縁膜は多層の絶縁膜から構成されており、多層の絶縁膜のうち銅配線23と接する絶縁膜24を、シロキサン結合を有するアルキル化合物と、該アルキル化合物のガス流量と等しいか又は少ないガス流量に調整されたN₂O、H₂O又はCO₂のうち何れか一の酸素含有ガスとを含む成膜ガスをプラズマ化し、反応させて成膜する。



【特許請求の範囲】

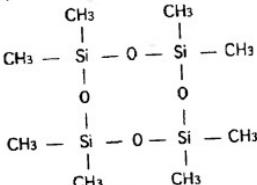
【請求項1】 表面上に銅配線が露出した基板上に低誘電率を有する層間絶縁膜を形成する半導体装置の製造方法において、前記層間絶縁膜は多層の絶縁膜から構成され、該多層の絶縁膜のうち前記銅配線と接する絶縁膜を、シロキサン結合を有するアルキル化合物と、該アルキル化合物のガス流量と等しいか又は少ないガス流量に調整された N_2O 、 H_2O 又は CO_2 のうち何れか一の酸素含有ガスとを含む成膜ガスをプラズマ化し、反応させて成膜することを特徴とする半導体装置の製造方法。

【請求項2】 前記成膜ガスは、前記アルキル化合物及び前記酸素含有ガスの他に、ハイドロカーボンを有するガスを含むことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 前記ハイドロカーボンを有するガスは、メタン(CH_4)、エチレン(C_2H_4)、又はエタン(C_2H_6)のうち何れか一であることを特徴とする請求項2記載の半導体装置の製造方法。

【請求項4】 前記シロキサン結合を有するアルキル化合物は、ヘキサメチルジシロキサン(HMDSO:($CH_3)_2Si-O-Si(CH_3)_2$)、又はオクタメチルシクロテトラシロキサン(OMCTS:

(化1))



であることを特徴とする請求項1乃至3の何れか一に記載の半導体装置の製造方法。

【請求項5】 プラズマ生成手段として平行平板型の電極を用い、かつ前記成膜時に、前記基板を保持する電極に周波数100kHz乃至1MHzの交流電力を印加することを特徴とする請求項1乃至4のいずれか一に記載の半導体装置の製造方法。

【請求項6】 プラズマ生成手段として平行平板型の電極を用い、かつ前記成膜時に、前記基板を保持する電極に対向する電極に周波数1MHz以上の交流電力を印加することを特徴とする請求項1乃至5のいずれか一に記載の半導体装置の製造方法。

【請求項7】 前記電極の間隔は前記基板の厚さ以上、2.5mm以下であることを特徴とする請求項5又は6記載の半導体装置の製造方法。

【請求項8】 銅配線と、該銅配線を絶縁する低誘電率を有する多層の絶縁膜からなる層間絶縁膜とを有する半導体装置であって、前記層間絶縁膜の多層の絶縁膜のう

ち前記配線と接する絶縁膜として請求項1乃至7の何れか一に記載の半導体装置の製造方法により成膜した低誘電率を有するバリア絶縁膜を用いていることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法に關し、より詳しくは、銅配線を被覆して低誘電率を有する層間絶縁膜を形成する半導体装置及びその製造方法に關する。

【0002】

【従来の技術】近年、半導体集積回路装置の高集積度化、高密度化とともに、データ転送速度の高速化が要求されている。このため、RCディレイの小さい低誘電率を有する絶縁膜(以下、低誘電率絶縁膜と称する。)が用いられている。例えば、比誘電率3.5~3.8の SiO_2 膜や比誘電率3.0~3.1の多孔質 SiO_2 膜などである。

【0003】一方、配線材料に関して、従来のアルミニウム(AI)から電気抵抗の低い銅(Cu)配線に変わつてある。従つて、従来の多層の銅配線を有する半導体装置を作成するため、銅配線上に層間絶縁膜として低誘電率絶縁膜を形成しているが、一般に低誘電率絶縁膜には銅配線からの銅が剥離し易いため、上下配線の間にリーカ電流が増加してしまう。従つて、低誘電率絶縁膜に対する銅元素の剥離を防止するため、SiC系のバリア絶縁膜の開発が同時に行われている。

【0004】銅配線を有する半導体装置は、銅配線上にSiC系のバリア絶縁膜と低誘電率絶縁膜とが順に積層されてなる。

【0005】

【発明が解決しようとする課題】しかしながら、SiC系のバリア絶縁膜は、比誘電率が5程度と比較的低いが、リーカ電流の増大を十分に抑制することができない。この場合、リーカ電流を十分に抑制するためには、さらにSiC系のバリア絶縁膜に酸素を導入する必要がある。

【0006】このようにするとリーカ電流は十分なレベルまで低減することができるが、銅配線の表面が酸化されてバリア絶縁膜及び低誘電率絶縁膜が剥がれ易くなるという新たな問題が生じる。本発明は、上記の従来例の問題点に鑑みて創作されたものであり、銅配線間に低誘電率を有する多層の絶縁膜からなる層間絶縁膜を形成したときに、層間絶縁膜の剥がれを防ぎつつ、層間絶縁膜を挟む銅配線間にリーカ電流を小さくすることができる半導体装置及びその製造方法を提供するものである。

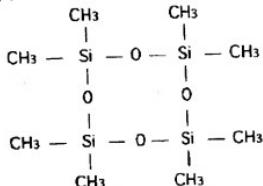
【0007】

【課題を解決するための手段】上記課題を解決するため、請求項1記載の発明は、半導体装置の製造方法に係り、表面に銅配線が露出した基板上に低誘電率を有する層間絶縁膜を形成する半導体装置の製造方法において、

前記層間絶縁膜は多層の絶縁膜から構成されてなり、該多層の絶縁膜のうち前記銅配線と接する絶縁膜を、シロキサン結合を有するアルキル化合物と、該アルキル化合物のガス流量と等しいか又は少ないガス流量に調整されたN₂O、H₂O又はCO₂のうち何れか一の酸素含有ガスとを含む成膜ガスとを含む成膜ガスをプラズマ化し、反応させて成膜することを特徴とし、請求項2記載の発明は、請求項1記載の半導体装置の製造方法に係り、前記成膜ガスは、前記アルキル化合物及び前記酸素含有ガスの他にハイドロカーボンを有するガスを含むことを特徴とし、請求項3記載の発明は、請求項2記載の半導体装置の製造方法に係り、前記ハイドロカーボンを有するガスは、メタン(C₂H₆)、エチレン(C₂H₄)、又はエタン(C₂H₂)のうち何れか一であることを特徴とし、請求項4記載の発明は、請求項1乃至3の何れか一に記載の半導体装置の製造方法に係り、前記シロキサン結合を有するアルキル化合物は、ヘキサメチルジシロキサン(HMD SO:(CH₃)₂-Si-0-Si(CH₃)₂)、又はオクタメチルシクロテトラシロキサン(OMCTS)。

【0008】

【化2】)



であることを特徴とし、請求項5記載の発明は、請求項1乃至4のいずれか一に記載の半導体装置の製造方法に係り、プラズマ生成手段として平行平板型の電極を用い、かつ前記成膜時に、前記基板を保持する電極に周波数100kHz乃至1MHzの交流電力を印加することを特徴とし、請求項6記載の発明は、請求項1乃至5のいずれか一に記載の半導体装置の製造方法に係り、プラズマ生成手段として平行平板型の電極を用い、かつ前記成膜時に、前記基板を保持する電極に向対する電極に周波数1MHz以上の交流電力を印加することを特徴とし、請求項7記載の発明は、請求項5又は6記載の半導体装置の製造方法に係り、前記電極の間隔は前記基板の厚さ以上、2.5mm以下であることを特徴とし、請求項8記載の発明は、半導体装置に係り、銅配線と、該銅配線を絶縁する低誘電率を有する多層の絶縁膜からなる層間絶縁膜とを有する半導体装置であって、前記層間絶縁膜の多層の絶縁膜のうち前記銅配線と接する絶縁膜として請求項1乃至7の何れか一に記載の半導体装置の製造方法により成膜した低誘電率を有するバリア絶縁膜を用いていることを特徴としている。

【0009】以下に、上記本発明の構成により奏される作用を説明する。層間絶縁膜を構成する多層の絶縁膜のうち銅配線と接する絶縁膜を、シロキサン結合を有するアルキル化合物と、そのアルキル化合物のガス流量と等しいか又は少ないガス流量に調整されたN₂O、H₂O又はCO₂のうち何れか一の酸素含有ガスとを含む成膜ガスをプラズマ化し、反応させて形成している。

【0010】シロキサン結合を有するアルキル化合物を含む成膜ガスを用いたプラズマCVD法により、又はシロキサン結合を有するアルキル化合物にハイドロカーボンを有するガスを用いたプラズマCVD法により成膜しているため、緻密で、且つ低誘電率を有する絶縁膜を形成することができる。特に、平行平板型のプラズマ成膜装置を用い、かつ少なくとも低周波数の電力供給源を基板を保持する電極側に接続し、基板に低周波数の電力を印加することにより、緻密性の高い膜を形成することができる。

【0011】また、酸化剤である酸素含有ガスとして酸素の含有量が少ないものを用い、かつアルキル化合物のガス流量と比較して酸素含有ガスのガス流量を等しいか又は少なくしているため、成膜ガス中の酸素の相対量が少なくなる。従って、その成膜時に、例えば銅配線が酸化するのを抑制することができる。さらに、バリア絶縁膜上に他の低誘電率を有する絶縁膜を形成するときには銅配線はすでにバリア絶縁膜により被覆されているので、成膜ガス中に酸素含有ガスを含んでいても、銅配線の酸化を防止することができる。

【0012】また、上記のようにして形成されたバリア絶縁膜は緻密であるため、そのバリア絶縁膜を上下の銅配線の間に挟むことにより銅配線から層間絶縁膜への銅の拡散を防止して層間絶縁膜を挟む銅配線の間のリーク電流を低減し、かつ、層間絶縁膜全体の誘電率を低減することができる。以上のように、本発明によれば、緻密で、層間絶縁膜を挟む銅配線の間のリーク電流が少なく、かつ低誘電率を有する層間絶縁膜を形成することができる。

【0013】

【発明の実施の形態】以下に、本発明の実施の形態について図面を参考しながら説明する。

(第1の実施の形態) 図8は、本発明の実施の形態に係る半導体装置の製造方法に用いられる平行平板型のプラズマ成膜装置101の構成を示す側面図である。

【0014】このプラズマ成膜装置101は、プラズマガスにより被成膜基板21上にバリア絶縁膜を形成する場所である成膜部101Aと、成膜ガスを構成する複数のガスの供給源を有する成膜ガス供給部101Bとから構成されている。成膜部101Aは、図8に示すよう、滅度可能なチャンバー1を備え、チャンバー1は排気配管4を通して排気装置6と接続されている。排気配管4の途中にはチャンバー1と排気装置6との間の導通/非導通

を制御する開閉バルブ5が設けられている。チャンバ1にはチャンバ1内の圧力を監視する不図示の真空計などの圧力計測手段が設けられている。

【0015】チャンバ1内には対向する一対の上部電極(第1の電極)2と下部電極(第2の電極)3とが備えられ、上部電極2に周波数1.3...5.6MHzの高周波電力を供給する高周波電力供給電源(RF電源)7が接続され、下部電極3に周波数3.80kHzの低周波電力を供給する低周波電力供給電源8が接続されている。これらの電源7、8から上部電極2及び下部電極3に電力を供給して、成膜ガスをプラズマ化する。上部電極2、下部電極3及び電源7、8が成膜ガスをプラズマ化するプラズマ生成手段が構成する。

【0016】上部電極2は成膜ガスの分散具を兼ねている。上部電極2には複数の貫通孔が形成され、下部電極3との対向面における貫通孔の開口部が成膜ガスの放出口(導入口)となる。この成膜ガス等の放出は成膜ガス供給部101Bと配管9aで接続されている。また、場合により、上部電極2には図示しないヒータが備えられることがある。成膜中に上部電極2を温度凡そ100°C程度に加熱しておくことにより、成膜ガス等の反応生成物からなるパーティクルが上部電極2に付着するのを防止するためである。

【0017】下部電極3は被成膜基板21の保持台を兼ね、また、保持台上の被成膜基板21を加熱するヒータ12を備えている。成膜ガス供給部101Bには、ヘキサメチルジシロキサン(HMDSO:(CH₃)₂Si-O-Si(CH₃)₂)、一酸化窒素(N₂O)、水(H₂O)、メタン(CH₄)、及び窒素(N₂)の供給源が設けられている。これらのガスは適宜分岐配管9b乃至9f及びこれらすべての分岐配管9b乃至9fが接続された配管9aを通して成膜部101Aのチャンバ1内に供給される。分岐配管9b乃至9fの途中に流量調整手段11a乃至11eや、分岐配管9b乃至9fの導通/非導通を制御する開閉手段10b乃至10kが設置され、配管9aの途中に配管9aの閉鎖/導通を行う開閉手段10aが設置されている。また、N₂ガスを流通させて分岐配管9b乃至9e内の残留ガスをバージするため、N₂ガスの供給源と接続された分岐配管9fとその他の分岐配管9b乃至9eの間の導通/非導通を制御する開閉手段101乃至10pが設置されている。なお、N₂ガスは分岐配管9b乃至9e内のはかに、配管9a内及びチャンバ1内の残留ガスをバージする。

【0018】以上のような成膜装置101によれば、アルキル化合物の供給源(HMDSO)と、ハイドロカーボン(CH)含有ガスの供給源と、酸素含有ガスの供給源とを備え、さらに成膜ガスをプラズマ化するプラズマ生成手段2、3、7、8を備えている。これにより、プラズマCVD法によりSi、O、C、Hを含むパリア絶縁膜を形成することができる。このため、下記の第3の

実施の形態に示すように、低い誘電率を有し、かつ鋼の拡散を抑制するパリア絶縁膜を形成することができる。

【0019】そして、プラズマ生成手段として、例えば平行平板型の第1及び第2の電極2、3によりプラズマを生成する手段、ECR(Electron Cyclotron Resonance)法によりプラズマを生成する手段、アンテナからの高周波電力の放射によりヘリコンプラズマを生成する手段等がある。これらのプラズマ生成手段のうち平行平板型の第1及び第2の電極2、3にそれぞれ高低2つの周波数の電力を供給する電源7、8が接続されている。從って、これら高低2つの周波数の電力をそれぞれ各電極2、3に印加してプラズマを生成することができる。特に、このようにして生成した絶縁膜は緻密であり、かつCH₃を含むため、低誘電率を有する。

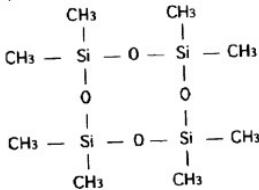
【0020】次に、本発明が適用される、パリア絶縁膜の成膜ガスであるシリキサン結合を有するアルキル化合物、及びハイドロカーボンを有するガスについては、代表例として以下に示すものを用いることができる。

(i) シロキサン結合を有するアルキル化合物
ヘキサメチルジシロキサン(HMDSO:(CH₃)₂Si-O-Si(CH₃)₂)

オクタメチルシクロテトラシロキサン(OMCTS:

【0021】

【化3】)



(ii) ハイドロカーボンを有するガス

メタン(C₂H₄)

エチレン(C₂H₄)

エタン(C₂H₆)

次に、図1、図2、図4、図8及び図9(a)を参照して、本発明の第1の実施の形態に係る半導体装置及びその製造方法を説明する。

【0022】図1(a)乃至(d)、図2(a)、

(b)は、本発明の第1の実施の形態に係る半導体装置及びその製造方法を示す断面図である。成膜ガスとしてHMDSO+N₂Oを用い、図9(a)に使用する成膜ガスを構成する各ガスのチャンバ1内への導入のタイミングを示す。図1(a)は、銅配線を形成した後の状態を示す断面図である。図中、符号22は下地絶縁膜2、23はメスキにより形成された銅配線(下部配線)である。なお、図示していないが、下地絶縁膜2と銅配線(下部配線)23の間に下層から下地絶縁膜22に対

する銅のバリアとしてのTaN膜と、スピッタにより形成されたCu膜とが形成されている。これらが被成膜基板21を構成する。

【0023】このような状態で、図1(b)に示すように、プラズマCVD法により銅配線23上にバリア絶縁膜24を形成する。バリア絶縁膜24を形成するには、まず、被成膜基板21を成膜装置101のチャンバ1内に導入し、基板保持具3に保持する。続いて、ヘキサメチルジシロキサン(HMDSO)を流量50sccmで、N₂Oガスを流量30sccmで、図7に示すプラズマ成膜装置101のチャンバ1内に導入し、圧力を1Torrに保持する。次いで、下部電極3に周波数380KHzの電力を100Wを印加する。上部電極2には電力を印加しない。

【0024】これにより、ヘキサメチルジシロキサンとN₂Oがプラズマ化する。この状態を所定時間保持して、膜厚約50のSi、O、C、Hを含有する絶縁膜となるバリア絶縁膜24を形成する。調査によれば、成膜されたSi、O、C、Hを含有する絶縁膜は、周波数1MHzで測定した比誘電率が凡そ3.2であり、電界強度5MV/cmのときリーキ電流が10⁻⁸A/cm²であった。

【0025】次に、図1(c)に示すように、よく知られたプラズマCVD法により、低誘電率を有する膜厚約500nmの多孔質シリコン含有絶縁膜25を形成する。多孔質シリコン含有絶縁膜の形成方法として、例えば、減圧熱CVD法による成膜とプラズマCVD法による成膜を繰り返して多層の絶縁膜を形成する方法、有機膜とSiO_x膜とを交互に積層した後、酸素プラズマによりアッティングして有機物を除去する方法等がある。

【0026】次いで、アッティングやエッチングにおける多孔質シリコン含有絶縁膜25の保護膜29である薄くて緻密性の高いN₂SG膜(不純物を含まないシリコン酸化膜)あるいはSiOC含有絶縁膜を形成する。保護膜29がない場合、フォトレジスト膜26をアッティングする際、或いは多孔質シリコン含有絶縁膜25の下のバリア絶縁膜24をエッチングする際に処理ガスにより多孔質シリコン含有絶縁膜25が変質し、低誘電率特性が劣化する恐れがある。なお、場合により、保護膜29を省略してもよい。

【0027】次いで、図1(d)に示すように、フォトレジスト膜26を形成した後、パターニングし、ピアホールを形成すべき領域にフォトレジスト膜26の開口部26aを形成する。統いて、CF₄+CHF₃系の混合ガスをプラズマ化したもの用いた反応性イオンエッチング(RIE)によりフォトレジスト膜26の開口部26aを通して層間絶縁膜25をエッチングし、除去する。これにより、開口部25aが形成されバリア絶縁膜24が表れる。その後、フォトレジスト膜26をアッティングする。このとき、上記層間絶縁膜25のエッチング

ガス及びアッティングガスに対してバリア絶縁膜24はエッチング耐性を有する。従って、銅配線23がエッチングガスによる悪影響を受けない。CF₄+CHF₃系の混合ガスは、CF₄+CHF₃のほかにAr+O₂等を加えて濃度調整を行ってもよい。

【0028】次に、図2(a)に示すように、層間絶縁膜25のエッチングに用いたガスと組成比を変えたCF₄+CHF₃系の混合ガスをプラズマ化したもの用いた反応性イオンエッチング(RIE)により、保護膜29の開口部及び層間絶縁膜25の開口部25aを通してバリア絶縁膜24をエッチングし、除去する。これにより、ピアホール27が形成されてその底部に銅配線23が表れる。このとき、上記バリア絶縁膜24のエッチングガスに対して銅配線23はエッチング耐性を有する。従って、銅配線23がエッチングガスによる悪影響を受けない。なお、銅配線の表面は酸化されるが、レジスト膜のアッティング工程を経てバリア膜のエッチング工程の後に還元性ガス、例えばNH₃や、アルゴン、窒素等の不活性ガスで希釈した水蒸気のプラズマに曝して除去する。

【0029】次いで、フォトレジスト膜26を除去した後、図2(b)に示すように、ピアホール27内に導電膜、例えば塗化タンタル(TaN)等のバリア金属膜とスピッタ法により形成した銅膜とからなる下地導電膜30を敷き、統いてこの下地導電膜30上、ピアホール27内に銅膜28aを埋め込む。次いで、銅膜28aを通して下部配線23と接続するように銅又はアルミニウムからなる上部配線28bを形成する。

【0030】以上により、層間絶縁膜25及びバリア絶縁膜24のピアホール27を通して下部配線23と接続する上部配線28bの形成が完了する。次に、第1の実施の形態により作成したバリア絶縁膜の特性を調査した結果を説明する。図3・図4は、本発明の第1の実施の形態に係る半導体装置の製造方法により形成されたバリア絶縁膜の特性を調査した結果を示すグラフである。図7は、上記調査に用いた試料の構造を示す断面図である。

【0031】調査に用いた試料を以下のようにして作成する。即ち、図7に示すように、成膜ガスとしてHMDSとN₂Oとを用いたプラズマCVD法によりSiOC-H膜からなるバリア絶縁膜33をp型シリコン基板32上に形成する。バリア絶縁膜33の成膜条件は以下の通りである。バリア絶縁膜の膜厚は472.2nmであった。

【0032】(i) 成膜ガス条件

成膜ガス(流量) : HMDS(50sccm)+N₂O(x sccm)

ガス圧力 = 1Torr

基板加熱温度 : 350°C

上記N₂Oガス流量(x sccm)は0~50sccmの範囲で

変化させた。

【0033】(ii) プラズマ条件

高周波電力(13.6MHz) PHF=0W

低周波電力(380kHz) PLF=100W

さらに、バリヤ絶縁膜3に接触させる電極面積0.0230cm²を有する水銀プローブ3.4をバリヤ絶縁膜3.3表面に接触させる。

【0034】比誘電率を測定する場合は、直流バイアスに1MHzの高周波の信号を重畠したC-V測定法を用い、屈折率を測定する場合は、エリプソメータで633.8オングストロームのHe-Neレーザーを用いる。また、リーク電流を測定する場合、シリコン基板3.2を接地するとともに、水銀プローブ3.4に負の電圧を印加する。

【0035】比誘電率及び屈折率を測定した結果を図3に示す。図3の左側の縦軸は線形目盛で表した比誘電率を示し、右側の縦軸は線形目盛で表した屈折率を示す。横軸は線形目盛で表したN₂Oの流量(ccm)を示す。図3に示すように、比誘電率はN₂Oの流量0ccmのとき凡そ3.3、5.0ccmのとき凡そ3.41であり、N₂Oの流量の増加とともに増加する。また、屈折率はN₂Oの流量0ccmのとき凡そ1.658であり、以降N₂Oの流量が増加するとともに減少し、3.0ccmのときに最小値凡そ1.605となる。そして、以降、N₂Oの流量が増加するにしたがって増加し、5.0ccmのとき凡そ1.615となる。

【0036】また、リーク電流を測定した結果を図4に示す。図4の縦軸は対数目盛で表したリーク電流(A/cm²)を示し、横軸は線形目盛で表したバリヤ絶縁膜3.3にかかる電界(MV/cm)を示す。なお、横軸の負の符号は水銀プローブ3.4に負の電位を加えることを表している。図4に示すように、リーク電流は電界強度3MV/cmで10⁻⁹A/cm²C台が得られた。実用的には電界強度3MV/cmで10⁻³A/cm²以下が好ましい。

【0037】以上のように、この発明の実施の形態によれば、シリコン(Si)、酸素(O)、炭素(C)及び水素(H)だけを含むシリコン化合物を成膜ガスとしてプラズマ化し、反応させて、下部配線2.3と層間絶縁膜2.5の間にSi、O、C、Hを含有するバリヤ絶縁膜2.4を形成している。シリコン(Si)、酸素(O)、炭素(C)及び水素(H)だけを含むシリコン化合物を用い、酸素を少量含む酸化剤を用いているので、バリヤ絶縁膜2.4を形成するときに、下部配線2.3が酸化するのを抑制することができる。また、層間絶縁膜2.5を形成するときには下部配線2.3はすでにバリヤ絶縁膜2.4により被覆されているので、酸素含有ガスを用いても、下部配線2.3が酸化するのを防止することができます。

【0038】ところで、低誘電率を有する絶縁膜2.5は一般に多孔質であり、外部から銅元素が拡散し易いが、

下部配線2.3と多孔質絶縁膜2.5との間にバリヤ絶縁膜2.4を形成した場合、銅配線2.3から多孔質絶縁膜2.5に侵入しようとする銅元素の侵入がバリヤ絶縁膜2.4によって阻止される。従って、バリヤ絶縁膜2.4を間に挟むことにより銅の拡散を防止して多孔質絶縁膜2.5を挟む配線2.3、2.8b間のリーク電流を低減し、かつ、バリヤ絶縁膜2.4を含む層間絶縁膜2.5全体の誘電率を低減することができる。

【0039】例えば、緻密性の高い膜は、平行平板型のプラズマ成膜装置を用い、かつ低周波数のAC電源8及び高周波数のRF電源7をそれぞれ下部電極3及び上部電極2に接続し、低周波数の印加電力を高周波数の印加電力よりも高くすることにより形成することができる。なお、上記では、シリコン(Si)、酸素(O)、炭素(C)及び水素(H)だけを含むシリコン化合物としてHMDSOを用いているが、上記した他のシリコン化合物、例えばオクタメチルシクロテトラシロキサン(OMCTS)を用いることも可能である。

【0040】また、酸素含有ガスとしてN₂Oを用いていたるが、水(H₂O)又は二酸化炭素(CO₂)を用いてもよい。

(第2の実施の形態) 図5(a)、(b)は、本発明の第2の実施の形態に係る半導体装置及びその製造方法を示す断面図である。

【0041】図1及び図2に示す第1の実施の形態と異なるところは、上記シリコン化合物とN₂Oとにハイドロカーボンを有するガスを加えた成膜ガスを用いていることである。さらに、平行平板型の対向電極のうち、基板を保持する下部電極3に低周波数の電力を印加するほかに、この下部電極3に対向する上部電極2にも高周波の交流電力を印加していることである。

【0042】成膜ガスとしてHMDSO+N₂O+CH₄を用い、図9(b)に使用する成膜ガスを構成する各ガスのチャンバ1内への導入のタイミングを示す。まず、図5(a)に示すように、下地絶縁膜2.2上に銅配線2.3を形成する。続いて、HMDSOと、N₂Oガスと、ハイドロカーボンを有するガスとしてのCH₄を図7に示すプラズマ成膜装置10.1のチャンバ1内に導入し、プラズマCVD法により銅配線2.3上にバリヤ絶縁膜3.1を形成する。この状態を図5(b)に示す。

【0043】即ち、HMDSOを流量5.0ccmで、N₂Oガスを流量3.0ccmで、CH₄を流量5.0ccmで図7に示すプラズマ成膜装置のチャンバ1内に導入し、チャンバ内のガス圧力を1Torrに保持する。続いて、平行平板型の対向電極のうち、基板を保持する下部電極3に3.80kHzの交流電力1.00Wを印加するとともに、この下部電極3に対向する上部電極2にも周波数1.3.54MHzの高周波電力5.0Wを印加する。これにより、成膜ガスはプラズマ化されるので、この状態を5秒間保持することにより、銅配線2.3を被覆して膜厚5.0nm

のバリヤ絶縁膜3 1 aを形成する。

【0044】次に、第2の実施の形態により作成したバリヤ絶縁膜の特性を調査した結果を図6を参照して説明する。図6は、本発明の第2の実施の形態に係る半導体装置の製造方法により形成されたバリヤ絶縁膜の特性を調査した結果を示すグラフである。図7は、上記調査に用いた試料の構造を示す断面図である。調査に用いた試料を以下のようにして作成する。即ち、図7に示すように、成膜ガスとしてHMD SとN₂Oを用いたプラズマCVD法によりS1OCH膜からなるバリヤ絶縁膜3 5をp型シリコン基板3 2上に形成する。バリヤ絶縁膜3 5の成膜条件は以下の通りである。

【0045】(i) 成膜ガス条件

成膜ガス(流量) : HMD S (50sccm) + N₂O (30sccm)
+ CH₄ (y sccm)

ガス圧力 = 1 Torr

基板加熱温度 : 350°C

上記CH₄ガス流量(y sccm)は0~300sccmの範囲で変化させた。

【0046】(ii) プラズマ化条件

高周波電力(13.56MHz) PHF = 0W

低周波電力(380kHz) PLF = 100W

さらに、バリヤ絶縁膜3 3に接触させる電極面積0.0230cm²を有する水銀プローブ3 4をバリヤ絶縁膜3 3表面に接触させる。

【0047】比誘電率及び屈折率を測定する場合は、第1の実施の形態と同じようにした。比誘電率及び屈折率を測定した結果を図6に示す。図6の左側の縦軸は線形目盛で表した比誘電率を示し、右側の縦軸は線形目盛で表した屈折率を示す。横軸は線形目盛で表したCH₄の流量(cc/min, sccm)を示す。図6に示すように、比誘電率はCH₄の流量0sccmのとき凡そ3.6であり、以降CH₄の流量の増加とともに増加し、CH₄の流量300sccmのとき凡そ4.5となる。また、屈折率も同様な傾向を有し、CH₄の流量0sccmのとき凡そ1.64であり、300sccmのとき凡そ1.94となる。

【0048】また、別の調査によれば、リーク電流は印加電界が5MV/cmのとき、10⁻⁸A/cm²台であった。以上のように、この発明の第2の実施の形態によれば、第1の実施の形態と異なり、シリコン化合物とN₂Oと共にハイドロカーボンを有するガスとしてCH₄をえた成膜ガスを用い、さらに、平行平板型の対向電極のうち、基板を保持する下部電極3のほかに、この下部電極3に対向する上部電極2にも高周波電力を印加している。これにより、緻密で、かつ誘電率の低い絶縁膜を形成することが出来るため、バリヤ絶縁膜3 1を含む層間絶縁膜2 5全体の誘電率を低減するとともに、銅の拡散をより完全に防止してリーク電流を低減することができる。

【0049】また、銅配線2 3と接するバリヤ絶縁膜3

1 aの成膜ガスのうち、酸素含有ガスとしてN₂Oを用い、かつその流量をアルキル化合物の流量に対して少なくしている。従って、成膜ガス中の酸素の含有量が少なくなるため、銅配線2 3表面の酸化を抑制することができ、かつ銅の拡散を防止することができる。なお、上記のハイドロカーボンを有するガスとしてメタン(C₂H₆)を用いているが、エチレン(C₂H₄)、或いはエタン(C₂H₆)を用いてもよい。

【0050】以上、実施の形態によりこの発明を詳細に説明したが、この発明の範囲は上記実施の形態に具体的に示した例に限られるものではなく、この発明の要旨を逸脱しない範囲の上記実施の形態の変更はこの発明の範囲に含まれる。

【0051】

【発明の効果】以上のように、本発明によれば、層間絶縁膜を構成する多層の絶縁膜のうち配線と接する絶縁膜を、シロキサン結合を有するアルキル化合物と、そのアルキル化合物のガス流量と等量以下のN₂O、H₂O又はCO₂のうち何れか一の酸素含有ガスとを含む成膜ガスをプラズマ化し、反応させて形成している。

【0052】シロキサン結合を有するアルキル化合物を含む成膜ガスを用いたプラズマCVD法により、或いはシロキサン結合を有するアルキル化合物にハイドロカーボンを有するガスを用いたプラズマCVD法により成膜しているため、低誘電率を有する絶縁膜を形成することができる。また、酸化剤である酸素含有ガスとして酸素の量が少ないものを用い、かつアルキル化合物の流量に比べてガス流量を少量としているため、その成膜時に、例えば銅配線が酸化するのを防止することができる。

【0053】また、バリヤ絶縁膜を上下の銅配線の間に挟むことにより銅配線から層間絶縁膜への銅の拡散を防止し、層間絶縁膜を挟む銅配線の間のリーク電流を低減し、かつ、層間絶縁膜全体の誘電率を低減することができる。以上のように、本発明によれば、緻密で、かつリーキ電流の少ない、低誘電率を有する層間絶縁膜を形成することができる。

【図面の簡単な説明】

【図1】(a)~(d)は本発明の第1の実施の形態である半導体装置及びその製造方法について示す断面図(その1)である。

【図2】(a)、(b)は本発明の第1の実施の形態である半導体装置及びその製造方法について示す断面図(その2)である。

【図3】本発明の第1の実施の形態であるバリヤ絶縁膜の比誘電率及び屈折率の特性を示すグラフである。

【図4】本発明の第1の実施の形態であるバリヤ絶縁膜のリーク電流の特性を示すグラフである。

【図5】(a)、(b)は本発明の第2の実施の形態である半導体装置及びその製造方法について示す断面図である。

【図6】本発明の第2の実施の形態であるバリヤ絶縁膜の比誘電率及び屈折率の特性を示すグラフである。

【図7】本発明の実施の形態であるバリヤ絶縁膜の特性調査に用いた試料の構成を示す断面図である。

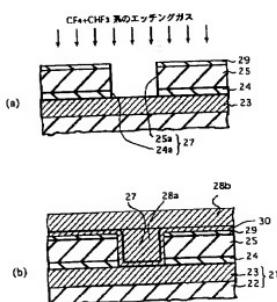
【図8】本発明の実施の形態である半導体装置の製造方法に用いられるプラズマ成膜装置の構成を示す側面図である。

【図9】(a)は、本発明の第1の実施の形態である半導体装置の製造方法に用いられる成膜ガスのプラズマ成膜装置のチャンバ内への導入について示すタイミングチャートであり、(b)は、同じく第2の実施の形態である半導体装置の製造方法に用いられる成膜ガスのプラズマ成膜装置のチャンバ内への導入について示すタイミングチャートである。

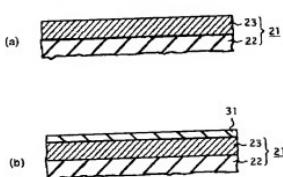
【符号の説明】

- 1 チャンバ
- 2 上部電極
- 3 下部電極
- 4 排気配管
- 5 バルブ

【図2】

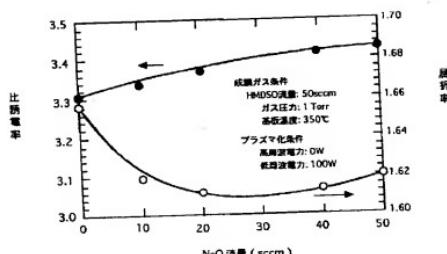


【図5】

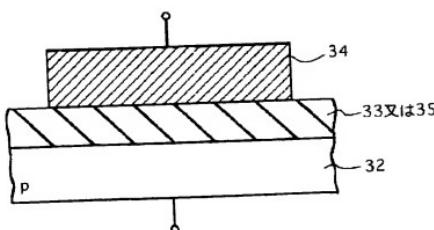


- 6 排気装置
- 7 高周波電力供給電源 (RF電源)
- 8 低周波電力供給電源
- 9 a 配管
- 9 b ~ 9 f 分岐配管
- 10 a ~ 10 n, 10 p 開閉手段
- 11 a ~ 11 e 流量調整手段
- 12 ヒータ
- 21 被成膜基板
- 22 下地絶縁膜
- 23 銅配線 (下部配線)
- 24, 31, 33, 35 バリヤ絶縁膜
- 25 層間絶縁膜
- 26 フォトレジスト膜
- 27 ピアホール
- 28 上部配線
- 32 シリコン基板
- 34 水銀プローブ
- 101A 成膜部
- 101B 成膜ガス供給部

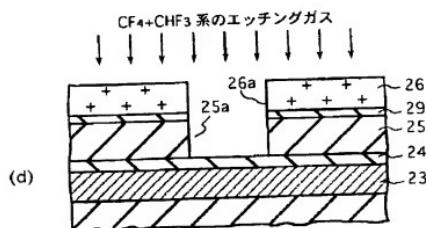
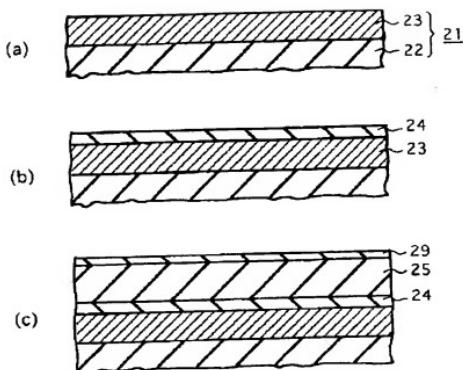
【図3】



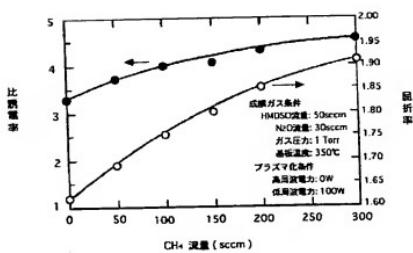
【図7】



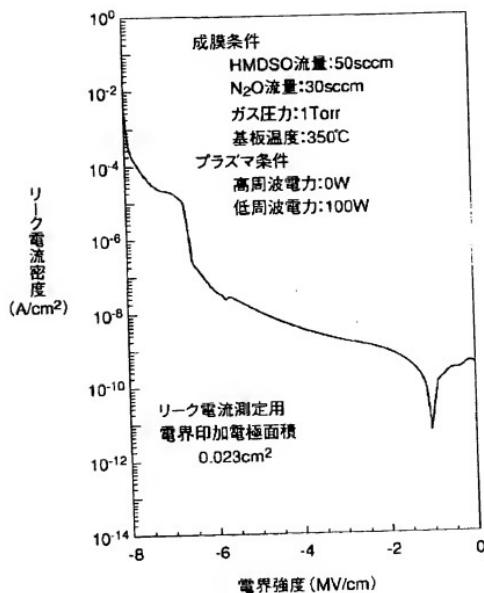
【図1】



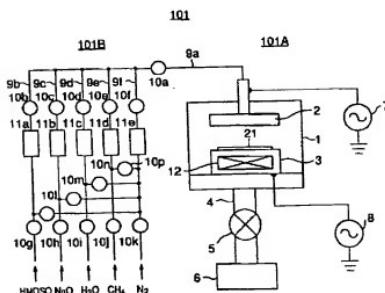
【図6】



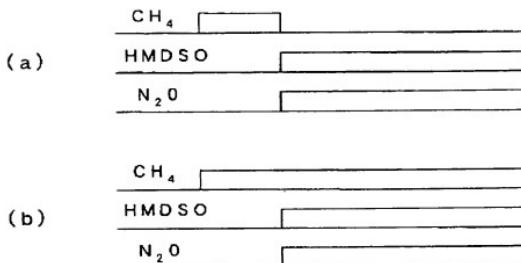
【図4】



【図8】



【図9】



フロントページの続き

(72) 発明者 鈴木 智美
東京都港区三田3-11-28 キヤノン販売
株式会社内

(72) 発明者 山本 賢一
東京都港区三田3-11-28 キヤノン販売
株式会社内

(72) 発明者 小竹 勇一郎
東京都港区三田3-11-28 キヤノン販売
株式会社内

(72) 発明者 塩谷 喜美
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内

(72) 発明者 大平 浩一
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内

(72) 発明者 前田 和夫
東京都港区港南2-13-29 株式会社半導
体プロセス研究所内

F ターム(参考) 5F033 HH08 HH11 HH32 JJ11 JJ32
KK11 KK32 MM05 MM13 NN06
NN07 PP15 QQ09 QQ10 QQ13
QQ21 QQ25 QQ28 QQ37 RR01
RR04 RR29 SS01 SS13 SS15
TT02 WW00 WW01 XX00 XX14
XX24
5F058 BC02 BC04 BF07 BF22 BF26
BF29 BJ02